

PCT

世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



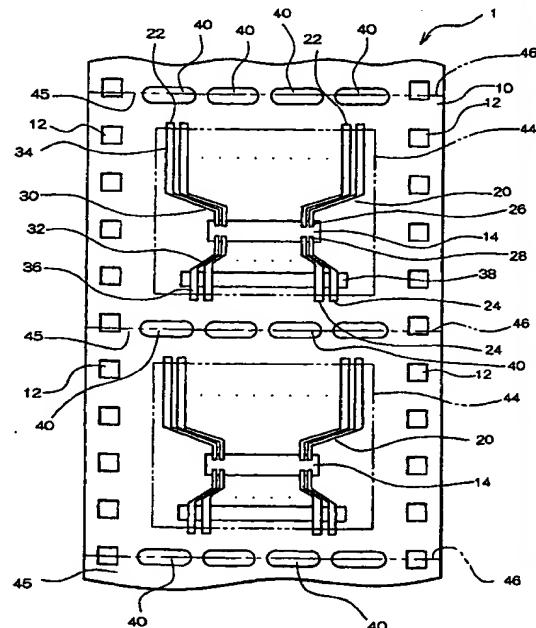
(51) 国際特許分類7 H01L 21/60, 21/311	A1	(11) 国際公開番号 WO00/54323
		(43) 国際公開日 2000年9月14日(14.09.00)
(21) 国際出願番号 PCT/JP00/01388		(81) 指定国 JP, KR, US
(22) 国際出願日 2000年3月8日(08.03.00)		添付公開書類 国際調査報告書
(30) 優先権データ 特願平11/65226 1999年3月11日(11.03.99)	JP	
(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-0811 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)		
(72) 発明者 ; および		
(75) 発明者 / 出願人 (米国についてのみ) 柳沢雅彦(YANAGISAWA, Masahiko)[JP/JP] 〒392-8502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)		
(74) 代理人 井上 一, 外(INOUE, Hajime et al.) 〒167-0051 東京都杉並区荻窪5丁目26番13号 荻窪TMビル2階 Tokyo, (JP)		

(54) Title: **FLEXIBLE WIRING SUBSTRATE, FILM CARRIER, TAPELIKE SEMICONDUCTOR DEVICE, SEMICONDUCTOR DEVICE, METHOD OF MANUFACTURE OF SEMICONDUCTOR DEVICE, CIRCUIT BOARD, AND ELECTRONIC DEVICE**

(54) 発明の名称 可撓性配線基板、フィルムキャリア、テープ状半導体装置、半導体装置及びその製造方法、回路基板並びに電子機器

(57) Abstract

A flexible substrate (1) comprises a long base (10) and a plurality of wiring patterns (20) formed on the base (10). The base (10) includes a plurality of first areas (44) intended for punching, and a second area (45) between adjacent ones of the first areas (44). The second area (45) includes a material forming the base (10) in the middle across the base (10), and a portion (40) that is more likely to bend lengthwise along the substrate (10) than the first areas (44).



(57)要約

可撓性配線基板(1)は、長尺状のベース基板(10)と、ベース基板(10)に形成された複数の配線パターン(20)と、を有し、ベース基板(10)は、予め打ち抜かれるように設定された複数の第1領域(44)と、第1領域(44)間の第2領域(45)と、を有し、第2領域(45)には、ベース基板(10)の幅方向の中央部にベース基板(10)を構成する材料が存在し、かつ、第1領域(44)よりもベース基板(10)の長手軸を曲げる方向に曲がりやすくするための低屈曲抵抗部(40)が形成されてなる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	DM ドミニカ	KZ カザフスタン	RU ロシア
AG アンティグア・バーブーダ	DZ アルジェリア	LC セントルシア	SD スーダン
AL アルバニア	EE エストニア	LI リヒテンシュタイン	SE スウェーデン
AM アルメニア	ES スペイン	LK スリ・ランカ	SG シンガポール
AT オーストリア	FI フィンランド	LR リベリア	SI スロヴェニア
AU オーストラリア	FR フランス	LS レソト	SK スロヴァキア
AZ アゼルバイジャン	GA ガボン	LT リトアニア	SL シエラ・レオネ
BA ボスニア・ヘルツェゴビナ	GB 英国	LU ルクセンブルグ	SN セネガル
BB バルバドス	GD グレナダ	LV ラトヴィア	SZ スワジランド
BE ベルギー	GE グルジア	MA モロッコ	TD チャード
BF ブルキナ・ファソ	GH ガーナ	MC モナコ	TG トーゴ
BG ブルガリア	GM ガンビア	MD モルドヴァ	TJ タジキスタン
BJ ベナン	GN ギニア	MG マダガスカル	TM トルクメニスタン
BR ブラジル	GR ギリシャ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BY ベラルーシ	GW ギニア・ビサオ	共和国	TT トリニダッド・トバゴ
CA カナダ	HR クロアチア	ML マリ	TZ タンザニア
CF 中央アフリカ	HU ハンガリー	MN モンゴル	UA ウクライナ
CG コンゴ	ID インドネシア	MR モーリタニア	UG ウガンダ
CH スイス	IE アイルランド	MW マラウイ	US 米国
CI コートジボアール	IL イスラエル	MX メキシコ	UZ ウズベキスタン
CM カメルーン	IN インド	MZ モザンビーク	VN ベトナム
CN 中国	IS アイスランド	NE ニジェール	YU ユーロースラヴィア
CR コスタ・リカ	IT イタリア	NL オランダ	ZA 南アフリカ共和国
CU キューバ	JP 日本	NO ノルウェー	ZW ジンバブエ
CY キプロス	KE ケニア	NZ ニュー・ジーランド	
CZ チェコ	KG キルギスタン	PL ポーランド	
DE ドイツ	KP 北朝鮮	PT ポルトガル	
DK デンマーク	KR 韓国	RO ルーマニア	

明細書

可撓性配線基板、フィルムキャリア、テープ状半導体装置、半導体装置及びその製造方法、回路基板並びに電子機器

[技術分野]

本発明は、可撓性配線基板、フィルムキャリア、テープ状半導体装置、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

[背景技術]

従来、可撓性配線基板に半導体チップを実装する TAB (Tape Automated Bonding) 方式が知られている。可撓性配線基板にはリードが形成されており、リードと半導体チップのパッドとが接合される。

TAB方式によれば、可撓性配線基板を屈曲させて、リール・ツウ・リールで工程を行うが、可撓性配線基板をリールに巻き取ると、リードが曲がることがあった。

[発明の開示]

本発明は、この問題点を解決するためのものであり、その目的は、リードの曲がりを防止できる可撓性配線基板、フィルムキャリア、テープ状半導体装置、半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

(1) 本発明に係る可撓性配線基板は、長尺状のベース基板と、

前記ベース基板に形成された配線パターンと、

を有し、

前記ベース基板は、所定の配線パターンが形成されるとともに前記ベース基板から切り離された際に個片化される第1領域と、前記ベース基板の長手方向で前記第1領域の隣に位置する第2領域と、を有し、

前記第2領域における前記ベース基板の幅方向の中央部を除く領域には、前記第1領域よりも前記ベース基板の長手軸を曲げる方向に曲がりやすくするための低屈曲

抵抗部が形成されてなる。

本発明によれば、打ち抜かれる予定の領域（第1領域）の隣の領域（第2領域）が、積極的に曲がりやすくなっている。したがって、可撓性配線基板を曲げたときに、第2領域に応力が集中し、第1領域への応力の集中が避けられる。そのため、第1領域内で、配線パターンの曲がりが抑えられる。

さらに、低屈曲抵抗部が第2領域におけるベース基板の幅方向の中央部を除く領域に形成されているので、ベース基板が長手方向に引っ張られても、第2領域の変形のしすぎを抑えることができる。

(2) この可撓性配線基板において、

前記低屈曲抵抗部は、貫通穴、切れ目及び薄肉部のいずれかであってもよい。

これによれば、薄肉部は屈曲抵抗が小さく、貫通穴及び切れ目は、屈曲抵抗がゼロである。このように、低屈曲抵抗部は、屈曲抵抗がゼロの場合も含む。

(3) この可撓性配線基板において、

前記第1領域と、前記第2領域における前記ベース基板の幅方向の中央部と、に高屈曲抵抗部が形成され、

前記高屈曲抵抗部は、前記第2領域における前記ベース基板の幅方向の中央部を除く領域を避けて形成され、

前記高屈曲抵抗部が避けた前記領域が、相対的に、前記低屈曲抵抗部となってよい。

このように、低屈曲抵抗部は、積極的に形成される場合に限らず、それ以外の部分の屈曲抵抗を高めることで、相対的に形成されてもよい。

(4) この可撓性配線基板において、

前記ベース基板は、前記第1領域にホールが形成されてなり、

前記配線パターンの一部は、前記ホール内に位置してもよい。

これによれば、配線パターンのホール内に位置する部分は、ベース基板にて支持されていないが、上述したように第2領域の応力が集中するので、第1領域内に位置するリードの曲がりが抑えられる。

(5) この可撓性配線基板において、

前記第2領域は、前記ホールが形成されたことで曲がりやすくなつた前記第1領域よりも曲がりやすく形成されていてもよい。

ホールが形成されたことで、第1領域は曲がりやすくなつてゐるが、この第1領域よりも第2領域が曲がりやすいことで、第1領域への応力の集中を避けることができる。

(6) この可撓性配線基板において、

前記第2領域には、複数の前記低屈曲抵抗部が、前記ベース基板の幅方向に一直線に並んで形成されていてもよい。

こうすることで、第2領域の曲がり易さが高められる。

(7) この可撓性配線基板において、

前記複数の低屈曲抵抗部は、前記ベース基板の幅方向の中央を基準にして両方の端部側に、対称に配置されていてもよい。

こうすることで、左右対称の曲がり易さが得られる。

(8) この可撓性配線基板において、

前記複数の低屈曲抵抗部は、前記ベース基板の幅方向の中央を基準にして両方の端部側に、非対称に配置されていてもよい。

こうすることで、左右非対称の曲がり易さを得ることができる。

(9) この可撓性配線基板において、

前記配線パターンは、前記ベース基板の幅方向の中央を基準にして、いずれかの端部側に偏って形成されていてもよい。

これによれば、左右非対称の曲がり易さに対応して、配線パターンを配置することができる。

(10) 本発明に係るテープ状半導体装置は、上記可撓性配線基板と、

前記ベース基板の前記配線パターンに、電気的に接続された半導体チップと、
を有する。

本発明によれば、上述した可撓性配線基板の内容が当てはまる。

(11) 本発明に係るテープ状半導体装置は、上記可撓性配線基板と、

前記ベース基板の幅方向の中央を基準にして、いずれかの端部側に偏って搭載され、

前記配線パターンに電気的に接続された半導体チップと、

を有する。

本発明によれば、上述した可撓性配線基板の内容が当てはまる。

(12) 本発明に係る半導体装置は、上記テープ状半導体装置の前記ベース基板を、前記半導体チップを囲む輪郭で打ち抜いた形状をなす。

この半導体装置は、上述したテープ状半導体装置のベース基板を打ち抜いて得られたものに限定されず、打ち抜いて得られたものと同じ構成及び形状を有するものであればよい。可撓性配線基板の内容については上述した通りである。

(13) 本発明に係る回路基板は、上記半導体装置が電気的に接続されたものである。

(14) 本発明に係る電子機器は、上記半導体装置を有する。

(15) 本発明に係る半導体装置の製造方法は、上記可撓性配線基板をリールに巻き取って用意し、前記リールから前記可撓性配線基板を引き出して行う工程を含む。

本発明によれば、可撓性配線基板を巻き取るとベース基板が曲げられるが、上述した可撓性配線基板を使用するので、配線パターンの曲がりを抑えることができる。

(16) 本発明に係る半導体装置の製造方法は、上記可撓性配線基板と、前記可撓性配線基板の前記配線パターンに電気的に接続された半導体チップと、を有するテープ状半導体装置をリールに巻き取って用意し、前記リールから前記テープ状半導体装置を引き出して行う工程を含む。

本発明によれば、可撓性配線基板を巻き取るとベース基板が曲げられるが、上述した可撓性配線基板を使用するので、配線パターンの曲がりを抑えることができる。

(17) この半導体装置の製造方法において、

前記リールから前記テープ状半導体装置を引き出して行う前記工程で、前記可撓性配線基板を、前記第1領域で打ち抜いてもよい。

[図面の簡単な説明]

図1は、本発明を適用した実施の形態に係る可撓性配線基板を示す図である。

図2A及び図2Bは、本発明を適用した実施の形態に係る可撓性配線基板の使用状

態を示す図である。

図3は、本発明を適用した実施の形態に係るテープ状半導体装置の製造方法を示す図である。

図4は、本発明を適用した実施の形態に係るテープ状半導体装置を示す図である。

図5は、本発明を適用した実施の形態に係る半導体装置の製造方法を示す図である。

図6は、本発明を適用した実施の形態に係る回路基板を示す図である。

図7は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

図8は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

図9は、本発明を適用した実施の形態に係る可撓性配線基板の変形例を示す図である。

図10A及び図10Bは、本発明を適用した実施の形態に係る可撓性配線基板の変形例を示す図である。

[発明を実施するための最良の形態]

以下、本発明を適用した好適な実施の形態について図面を参照して説明するが、本発明は以下の実施の形態に限定されるものではない。

(可撓性配線基板)

図1は、本実施の形態に係る可撓性配線基板を示す図である。可撓性配線基板1は、ベース基板10と、複数の配線パターン20と、を含む。可撓性配線基板1は、図2Aに示すリール46に巻き取って取り扱うことができる。可撓性配線基板1は、TAB技術が適用される場合には、TAB用基板(フィルムキャリアテープ)であるが、これに限定されるものではなく、COF(Chip On Film)用基板や、COB(Chip On Board)用基板であってもよい。

ベース基板10は、長尺状(テープ状)をなす基材であり、配線パターン20の支持部材である。ベース基板10は、フレキシブル性を有する。ベース基板10は、ポリイミド樹脂で形成されることが多いがそれ以外の周知の材料を使用することができる。ベース基板10の幅方向の両端部に、長さ方向に並ぶ複数のスプロケットホール12を形成すれば、これに図示しないツメ(スプロケット)を係合させて可撓性配

線基板 1 を送り出すことができる。

T A B 技術が適用される場合には、ベース基板 1 0 には、各配線パターン 2 0 について 1 つの（全体では複数の）デバイスホール 1 4 が形成されている。デバイスホール 1 4 を介して、半導体チップ 6 0（図 4 参照）と、それとの電気的接続部（例えばインナーリード 2 6、2 8）とのボンディングを行うことができる。デバイスホール 1 4 の形状は特に限定されなず、半導体チップ 6 0 を完全に収容できる大きさであっても、一部を収容するだけの大きさであってもよい。

ベース基板 1 0 には、複数の配線パターン 2 0 が形成されている。ベース基板 1 0 が配線パターン 2 0 を支持している。3 層基板の可撓性配線基板 1 では、配線パターン 2 0 が接着剤（図示せず）を介してベース基板 1 0 に接着されている。2 層基板の可撓性配線基板 1 では、配線パターン 2 0 が、ベース基板 1 0 上に直接形成され、接着剤が介在しない。

配線パターン 2 0 は、長尺状のベース基板 1 0 の長手方向に並んで形成されてもよいし、幅方向に並んで形成されてもよいし、マトリクス状に（長手方向及び幅方向に並んで）形成されてもよい。それぞれの配線パターン 2 0 は、同一の形状であることが多いが、異なる形状であってもよい。例えば、n 種類の形状をなす n 個の配線パターン 2 0 が並んで構成される配線パターングループを、繰り返して形成してもよい。

配線パターン 2 0 は、銅 (Cu)、クローム (Cr)、チタン (Ti)、ニッケル (Ni)、チタンタングステン (Ti-W) のうちのいずれかを積層して、あるいはいずれかの一層で形成することができる。配線パターン 2 0 は、ハンダ、スズ、金、ニッケルなどでメッキされていることが好ましい。共晶が作られるような金属メッキが施されていると、金属接合が達成されやすくて好ましい。複数の配線パターン 2 0 は、電気メッキを行うために、図示しないメッキリードで電気的に接続されていてよい。

各配線パターン 2 0 は、複数の配線 2 2、2 4 を有する。詳しくは、ベース基板 1 0 の長手方向に沿って、デバイスホール 1 4 の一方の側（図 1 では上側）に複数の配線 2 2 が形成され、他方の側（図 1 では下側）に複数の配線 2 4 が形成されている。各配線 2 2、2 4 は、一方の端部に形成されるインナーリード 2 6、2 8 と、その

間隔を拡げる方向に延びる傾斜部30、32と、他方の端部34、36と、を含む。

インナーリード26、28は、デバイスホール14内に突出する。インナーリード26同士及びインナーリード28同士は、平行に形成されており、ベース基板10の長手方向に延びて形成されていてもよい。インナーリード26、28は、半導体チップ60との電気的接続部である。

傾斜部30、32は、インナーリード26、28の間隔を拡げる方向に傾斜して形成される。傾斜部30、32は、直線を描いて形成してもよいし、曲線を描いて形成してもよい。

端部34、36は、傾斜部30、32から、インナーリード26、28とは反対側に延設されてなる。端部34同士及び端部36同士は、平行に形成されており、ベース基板10の長手方向に延びて形成されていてもよい。端部34、36は、インナーリード26、28よりも、その幅及びピッチの少なくとも一方を広く形成してもよい。端部34、36は、他の電気部品と電気的に接続される。図1の例では、配線24の端部36は、アウターリードホール38をまたいで形成されており、端部36のうち、アウターリードホール38内の部分はアウターリードである。

ベース基板10は、複数の第1領域44と、複数の第2領域45と、を有する。各第1領域44は、打ち抜かれる予定の領域である。図1に示す例では、第1領域44は、ベース基板10の幅方向の中央部に位置する。すなわち、第1領域44は、ベース基板10の端部よりも内側に位置し、第1領域44でベース基板10を打ち抜くと、ベース基板10の幅方向の両端部が残るようになっている。あるいは、第1領域44は、ベース基板10の一方の側端を含んでもよいし、ベース基板10の幅方向の全体の部分（一方の側端から他方の側端に至る部分）であってもよい。第1領域44には、配線パターン20の少なくとも一部が形成されている。長尺状のベース基板10の長手方向に、複数（全てとは限らない）の第1領域44が並んで位置する。なお、第1領域44に半導体チップ60（図4参照）が搭載され、デバイスホール14も第1領域44に形成される。

第2領域45は、第1領域44間に位置する。詳しくは、ベース基板10の長手方向で隣同士の2つの第1領域44間に、第2領域45が位置する。第2領域45は、

ベース基板10の一部であって、その幅方向の全体の部分（一方の側端から他方の側端に至る部分）を含む。

第2領域45には、ベース基板10の幅方向の中央部に、貫通穴、スリット、切り欠き等が形成されていない。すなわち、第2領域45には、ベース基板10の幅方向の中央部に材料が存在している。このことによって、ベース基板10が引っ張られても、その変形が大きくなりすぎることを防止できる。なお、第2領域45において、ベース基板10の幅方向の中央部に存在する材料は、配線パターン20を支持している材料（例えばポリイミド樹脂）であってもよいが、これと異なる材料（例えば一層軟らかい又は硬い材料）であってもよい。如何なる材料であっても、ベース基板10の一部を構成する材料である。また、第2領域45において、ベース基板10の幅方向の中央部に存在する部分は、配線パターン20を支持している部分と異なる厚みであってもよい。言い換えると、第2領域45において、ベース基板10の幅方向の中央部には、薄肉部又は厚肉部が形成されていてもよい。

第2領域45には、少なくとも1つの（図1に示す例では複数の）低屈曲抵抗部40が形成されている。低屈曲抵抗部40は、第2領域45を、第1領域44よりも曲がりやすくするためのものである。詳しくは、低屈曲抵抗部40は、第2領域45を、ベース基板10の長手軸を曲げる方向に（例えば巻き取るときに）曲がりやすくする。こうすることで、ベース基板10を巻き取るなどして曲げたときに、第2領域45に曲げ応力が集中するので、第1領域44への曲げ応力の集中を避けられる。その結果、第1領域44内で、配線パターン20の曲がりが少なくなる。

図1に示す低屈曲抵抗部40は、スリットであり、このスリットはベース基板10の幅方向に長く形成されている。または、低屈曲抵抗部40は、貫通穴、切れ目、薄肉部のいずれであってもよい。あるいは、第1領域44を構成する材料よりも軟らかい（曲がりやすい）材料で、低屈曲抵抗部40を形成してもよい。低屈曲抵抗部40が、スリット等の開口である場合は、低屈曲抵抗部40の屈曲抵抗はゼロである。薄肉部のように、低屈曲抵抗部40に材料が存在する場合は、低屈曲抵抗部40には屈曲抵抗がある。

複数の低屈曲抵抗部40が、ベース基板10の幅方向に間隔をあけて形成されても

よい。この場合、低屈曲抵抗部40は、ベース基板10の幅方向に一直線に並んで形成されていてもよい。図1に示す例では、複数の低屈曲抵抗部40は、ベース基板10の幅方向の中央を基準にして両方の端部側に、対称に配置されている。ここで、対称とは、形状及び位置において対称であってよいし、屈曲抵抗において対称であってもよい。

あるいは、屈曲抵抗部40が開口のみで形成される場合を除き、1つの低屈曲抵抗部40が、ベース基板10の幅方向に、その中央をまたいで形成されていてもよい。また、第2領域45の全体に低屈曲抵抗部40が形成されてもよい。

低屈曲抵抗部40が形成された第2領域45は、第1領域44のうち、配線パターン20の変形しやすい部分を含む領域よりも曲がりやすいことが好ましい。配線パターン20は、ベース基板10上に直接的に支持されていない部分が変形しやすい。例えば、配線パターン20の、ホール（デバイスホール14、アウターリードホール38等）内に位置する部分（例えば、インナーリード26、28や、アウターリードとなる端部36）が挙げられる。したがって、ホールの端部よりも、第2領域45が曲がりやすいことが好ましい。

配線パターン20上には、保護膜42（図5参照）を設けてもよい。保護膜42は、配線パターン20を酸化等から保護する。例えば、ソルダレジスト等の樹脂で保護膜42を形成してもよい。保護膜42は、配線パターン20のうち、半導体チップ等の他の部品と電気的に接続される部分（インナーリード26、28、外部端子、アウターリード等）を除いた部分上を覆って設ける。

それぞれの配線パターン20は、1つの半導体装置を製造するためのものであり、可撓性配線基板1は複数の半導体装置を製造するためのものである。ベース基板10は、複数の第1領域44が設定されている。各第1領域44でベース基板10を打ち抜いて半導体装置を製造する。それぞれの第1領域44には、各配線パターン20が形成されている。配線パターン20は、第1領域44からはみ出して形成されていてもよい。すなわち、配線パターン20の一部が、第1領域44の外側に位置してもよい。

図2Aは、本実施の形態に係る可撓性配線基板の使用状態を示す図であり、図2B

は、可撓性配線基板の一部の側面図である。図2Aに示すように、上述した可撓性配線基板1は、リール46に巻き取られる。そのとき、ベース基板10の長手方向の軸線が曲げられるが、本実施の形態では、ベース基板10の第2領域45に低屈曲抵抗部40が形成されている。したがって、図2Bに示すように、低屈曲抵抗部40が形成された第2領域45は、曲げ応力が集中して大きく曲がり、低屈曲抵抗部40が形成されていない第1領域44は曲がり量が少ない。曲がり量が少ない第1領域44には、図1に示すように、配線パターン20が形成されているので、配線パターン20の曲がりを抑えることができる。

こうして、リール46から可撓性配線基板1を引き出して、工程を行うことができ、リール・ツウ・リールで工程を行うこともできる。

(フィルムキャリア)

本発明を適用した実施の形態に係るフィルムキャリアは、図1に示す可撓性配線基板を、幅方向に示す直線（図1に符号46で示す二点鎖線）で切断した形状をなす。例えば、フィルムキャリアは、上述した可撓性配線基板1から切断された個片のフィルムである。なお、可撓性配線基板1を切断する位置は特に限定されない。図1に示す例では、1つの配線パターン20の両側を切断位置としたが、複数の配線パターン20の両側を切断位置としてもよい。

(テープ状半導体装置の製造方法)

図3は、本発明を適用した実施の形態に係るテープ状半導体装置の製造方法を説明する図である。

図3に示すように、可撓性配線基板1はリール46に巻き取られて用意され、半導体チップの搭載を行うボンディングユニット50に送り出される。リール46とボンディングユニット50との間にはバッファ領域（たるみ）52が設けられており、リール46の繰り出し量をボンディングユニット50のタクトタイムに同期させなくとも半導体チップを可撓性配線基板1に搭載できるようにしている。

バッファ領域52では、可撓性配線基板1を自重により垂らした形態としてあるので、その最下部は自重により屈曲が生じ、可撓性配線基板1に曲げ応力が加わることとなる。しかし、本実施の形態に係る可撓性配線基板1には、低屈曲抵抗部40が設

けられているので、低屈曲抵抗部40に曲げ応力が集中する。故に電気的接続部（例えばインナーリード26、28）に曲げ応力が集中してストレスがかかり、クラックや断線が生じるのを防止することができる。

（テープ状半導体装置）

図4は、本発明を適用した実施の形態に係るテープ状半導体装置を示す図であり、ベース基板10の幅方向に延びる直線に沿った断面図である。

テープ状半導体装置は、上述した可撓性配線基板1と、各配線パターン20に電気的に接続された複数の半導体チップ60と、を有する。

半導体チップ60の平面形状は一般的には矩形であり、長方形であっても正方形であってもよい。半導体チップ60の一方の面上に、複数の電極が形成されている。電極は、半導体チップの面の少なくとも1辺（多くの場合、2辺又は4辺）に沿って並んでいる。半導体チップ60の外形が長方形である場合には、例えば液晶駆動用ICのように長手方向に電極が配列されてもよいし、短手方向に電極が配列されてもよい。また、電極は、半導体チップ60の面の端部に並んでいる場合と、中央部に並んでいる場合がある。各電極は、アルミニウムなどで薄く平らに形成されたパッドと、その上に形成されたバンプと、からなることが多い。バンプが形成されない場合は、パッドのみが電極となる。電極の少なくとも一部を避けて半導体チップ60には、パッセーション膜（図示しない）が形成されている。パッセーション膜は、例えば、SiO₂、SiN、ポリイミド樹脂などで形成することができる。

半導体チップ60の電極は、TAB技術を適用して、デバイスホール14を介して、配線パターン20のインナーリード26、28にボンディングしてもよい。

あるいは、デバイスホール14が形成されない可撓性配線基板を使用した場合には、半導体チップ60をフェースダウンボンディングしてもよい。その場合、可撓性配線基板は、半導体チップ60の能動面（電極が形成された面）とベース基板とが対向した状態で実装される基板、すなわちCOF（Chip On Film）であってもよい。

あるいは、ワイヤボンディングなどを適用して、半導体チップ60をフェースアップボンディングしてもよい。その場合、可撓性配線基板は、半導体チップ60の能動面（電極が形成された面）がベース基板の搭載面と同じ方向を向いて、例えば金線な

どのワイヤ（細線）にて半導体チップ60の電極と配線パターン20とが接続されるフェースアップ型の実装基板であってもよい。

テープ状半導体装置は、シール部62を有してもよい。シール部62は、少なくとも半導体チップ60の電極と配線パターン20との電気的接続部（例えばインナーリード26、28）を封止するものである。シール部62は、樹脂で形成されることが多い。

また、配線パターン20における保護膜42によって覆われる部分と覆われない部分との境界では、シール部62は、保護膜42の端部と重複することが好ましい（図5参照）。こうすることで、配線パターン20が露出することを防止できる。シール部62を形成する樹脂は、ポッティングによって設けてもよいし、トランスマーチドによって設けてもよい。

（半導体装置及びその製造方法）

図5は、本発明を適用した実施の形態に係る半導体装置及びその製造方法を示す図である。半導体装置は、図5に示すテープ状半導体装置を、幅方向に延びる直線で切断した形状をなす。例えば、図5に示すように、切断ジグ64（カッタやパンチ等）で、1つの配線パターン20の両側で、テープ状半導体装置を切断してもよい。その切断位置は、図1に二点鎖線48で示す位置であってもよい。

本発明を適用した実施の形態に係る半導体装置は、上述したテープ状半導体装置のベース基板10を打ち抜いた形状をなしててもよい。打ち抜きの位置は、1つの配線パターン20を囲む輪郭であってもよい。

（半導体装置及び回路基板）

図6は、本発明を適用した実施の形態に係る回路基板を示す図である。図6に示すように、回路基板70には、上述した半導体装置72が電気的に接続されている。回路基板70は、例えば液晶パネルであってもよい。半導体装置72は、テープ状半導体装置のベース基板10を、半導体チップ60を囲む輪郭で打ち抜いた形状なす。

図6に示すように、半導体装置72のベース基板10は、屈曲させて設けてもよい。例えば、回路基板70の端部の回りにベース基板10を屈曲させてもよい。

（電子機器）

本発明を適用した半導体装置を有する電子機器として、図7には、携帯電話80が示されている。この携帯電話80は、本発明を適用した回路基板70（液晶パネル）も有する。図8には、本発明を適用した半導体装置（図示せず）を有するノート型パソコンアルコンピュータ90が示されている。

なお、本発明の構成要件「半導体チップ」を「電子素子」に置き換えて、半導体素子と同様に電子素子（能動素子か受動素子かを問わない）を、可撓性配線基板に実装して電子部品を製造することもできる。このような電子素子を使用して製造される電子部品として、例えば、光素子、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスタ、バリスタ、ボリューム又はヒューズなどがある。

（変形例）

図9は、本発明を適用した実施の形態の変形例に係る可撓性配線基板を示す図である。可撓性配線基板は、ベース基板80と、配線パターン90と、を含む。ベース基板80は、第1領域82と、第2領域84と、を含み、第2領域84に、低屈曲抵抗部86、88が形成されている。

低屈曲抵抗部86、88は、ベース基板80の幅方向の中央部を基準にして、両方の端部側に非対称に配置されてなる。非対称とは、形状、数又は位置において非対称であってもよいし、屈曲抵抗において非対称であってもよい。図9に示す例では、一方の端部側に複数の低屈曲抵抗部86が形成され、これより少ない数（例えば1つ）の低屈曲抵抗部88が他方の端部側に形成されている。一方の低屈曲抵抗部86は、例えば円形で形成されている。他方の低屈曲抵抗部88は、例えば長穴であって、ベース基板80の幅方向に長く形成されている。このように、非対称の低屈曲抵抗部86、88をベース基板10に形成することで、ベース基板80において非対称の曲がり易さが得られる。

また、配線パターン90は、ベース基板90の幅方向の中央部を基準にして、いずれかの端部方向に偏って位置している。例えば、配線パターン90は、低屈曲抵抗部86、88のうち曲がり易さが大きい方に偏って形成してもよい。こうすることで、第2領域84のなかで曲げ応力が集中しやすい部分が、配線パターン90に近づくので、配線パターン90の曲がりを減らすことができる。この場合、第1領域82も、

ベース基板 90 の幅方向の中央部を基準にして、いずれかの端部方向に偏って位置する。

これらの内容以外の点については、上述した実施の形態で説明した内容が変形例にも当てはまる。

図 10 A 及び図 10 B は、本発明を適用した実施の形態の変形例に係る可撓性配線基板を示す図である。可撓性配線基板は、図 1 を参照して説明したベース基板 10 と同じ構成である。図 10 A は、ベース基板 10 の第 1 領域 44 の断面図であり、図 10 B は、ベース基板 10 の第 2 の領域 45 の断面図である。ベース基板 10 には、デバイスホール 14 及びスプロケットホール 12 が形成されている。

ベース基板 10 上には、高屈曲抵抗部 100 が形成されている。高屈曲抵抗部 100 は、それが形成された領域の屈曲抵抗を高めるものであり、ベース基板 10 よりも剛性が高いことが好ましい。例えば、ベース基板 10 よりも剛性の高い基板や、レジスト（ソルダーレジスト）で高屈曲抵抗部 100 を形成してもよい。あるいは、高屈曲抵抗部 100 を形成することで、それが形成された領域の屈曲抵抗が高められるのであれば、剛性が、ベース基板 10 と同じか又はそれ以下の高屈曲抵抗部 100 を使用してもよい。

図 10 A に示すように、高屈曲抵抗部 100 は、第 1 領域 44 に形成されており、第 2 領域 45 の一部を除いて形成されている。第 2 領域 45 でも、ベース基板 10 の幅方向の中央部には高屈曲抵抗部 100 が形成されている。第 2 領域 45 において、高屈曲抵抗部 100 が形成されない領域は、相対的に、低屈曲抵抗部 140 となっている。すなわち、第 2 領域 45 において、ベース基板 10 の幅方向の中央部を除く領域に、低屈曲抵抗部 140 が形成されている。

低屈曲抵抗部 140 は、第 2 領域 45 におけるベース基板 10 の幅方向の中央部を除く領域に形成されている。低屈曲抵抗部 140 が形成されることで、第 2 領域 45 が、第 1 領域 44 よりも、ベース基板 10 の長手軸を曲げる方向に曲がりやすくなる。

図 10 を参照して説明した内容は、上述した実施の形態及び変形例にも適用可能である。

次に、本発明を、フィルムキャリアテープに適用した実施例を説明する。図 1 は本

実施の形態に係るフィルムキャリアテープの形態を示す説明図である。同図に示すように本実施の形態に係るフィルムキャリアテープは、可撓性を有した長尺基板（ベース基板10）にデバイスホール14やアウターリードホール38を打ち抜きによって形成した後、これらホールの周囲に配線パターン20を引き回すことで製作される。

長尺基板はポリイミド製のフィルム形状となっており、その幅方向両端にはスプロケットホール12が長尺基板の長手方向に沿って等間隔に複数配設され、搬送経路の途中に設けられたスプロケット（図示せず）に噛み合わされることで、長尺基板を搬送方向に沿って移動可能にしている。

このような長尺基板にはその長手方向に沿って、フィルムキャリアの打ち抜き外形に相当する、打ち抜き領域（第1領域44）が複数等間隔に形成されている。

そして打ち抜き領域の内側には、半導体チップ60（図4参照）を収容するだけの大きさを有したデバイスホール14と、このデバイスホール14に隣接するアウターリードホール38とが設けられ、さらに打ち抜き領域の外側すなわち隣接する打ち抜き領域の間には折れ曲がり部となるスリット（低屈曲抵抗部40の一例）が設けられる。またデバイスホール14とアウターリードホール38との間には配線パターン20が形成されている。配線パターン20の一端をデバイスホール14の縁より突出させ、これを入力側のインナーリード28とし、半導体チップ60の表面に形成される接続用端子との接続を図るようにしている。また配線パターン20における入力側のインナーリード28とは反対側は、アウターリードホール38を跨いで配線パターン20が引き回されている。アウターリードホール38を跨ぐ配線パターン20の範囲をアウターリードとし、図示しない外部基板に形成される接続用端子との接続を図るようにしている。

一方、デバイスホール14における入力側のインナーリード28とは反対側の縁には出力側のインナーリード26が形成される。出力側のインナーリード26も半導体チップ60の接続用端子の数に応じた本数だけ突出形成されている。出力側のインナーリード26を片側端部とする配線パターン20は、アウターリードホール38が形成される反対側へと引き延ばされ、その延長先端部には他の外部基板への接続をなすために半田メッキが施され、半田ランドを形成するようにしている。

打ち抜き領域（第1領域44）の間に形成されるスリット（低屈曲抵抗部40の一例）は、その長手方向が長尺基板の幅方向に一致させるよう複数縦列形成されている。長尺基板（ベース基板10）を長手方向に沿って屈曲させた際にこのスリットが形成される領域が最も屈曲抵抗が小さくなるようにしている。すなわちスリットを形成する場合、長尺基板の幅方向において、スリットが占有する比率が、他の領域のホールよりも高くなるようにスリットの形状を決定すれば、他の領域よりも基板の材料が存在する寸法が小さくなるので、屈曲抵抗を最も小さくすることができる。

そしてこのように構成されるフィルムキャリアアテープの製造工程では、デバイスホール14、アウターリードホール38、スリットを同時に長尺基板から打ち抜き形成した後、長尺基板の表面に銅箔をラミネートし、銅箔に対し露光とエッチングを行い、配線パターン20を形成する。このような手順にて製作されたフィルムキャリアアテープは、その後デバイスホール14に半導体チップ60を収容し、インナーリード26、28との電気的導通を図る。そして、半導体チップ60を保護用樹脂にて封止させ、打ち抜き領域の外形に沿ってフィルムキャリアの打ち抜きを行う。こうして、半導体チップ60をフィルムキャリアに搭載した半導体装置が形成される。

上述した製作工程は、一つの製造ラインによって長尺基板の搬送方向に沿って一括して行われるのではなく、工程毎に幾つかの製造ラインが存在している。フィルムキャリアアテープは所定の製造ラインの終端でリール46にロール状に巻き取られるとともに、次段の製造ラインでは、このリール46を先頭に設置し、フィルムキャリアアテープを次段の製造ラインへと繰り出すようにしている。

図2A及び図2Bはフィルムキャリアアテープをリール46に巻き付けた状態を示す部分断面図である。図2Aに示すように、フィルムキャリアアテープの先端をリール46の芯に取りつけてフィルムキャリアアテープを芯に巻き付けしていくと、フィルムキャリアアテープはロール状となり、巻き付け量が増加するに従ってその巻き付け外形が増加していく。ここでフィルムキャリアアテープはリール46への巻き付けによって曲げ応力が加わることとなるが、フィルムキャリアアテープにはスリット（低屈曲抵抗部40）が設けられており、スリットが設けられる領域は屈曲抵抗が小さくなっている。したがって、この部分に曲げ応力が集中し、図2Bに示すように、スリットが設

けられる領域を頂点としてフィルムキャリアテープは多角形状に屈曲する。このためスリットが設けられる領域に挟まれる部分、すなわちアウターリードホール38が形成される範囲には、屈曲による曲げ応力が集中することがない。このためアウターリードホール38に形成されるアウターリードに曲げ応力集中によるストレスがかかり、アウターリードにクラックや断線が生じるのを防止することができる。

図3は、フィルムキャリアテープに半導体チップ60を搭載する製造ラインの形態を示す説明図であり、図3に示すようにリール46から繰り出されるフィルムキャリアテープは、その製造ラインにおいて半導体チップ60の搭載を行うボンディングユニット50に投入される。リール46とボンディングユニット50との間にはバッファ領域(たるみ)52が設けられており、リール46の繰り出し量をボンディングユニット50のタクトタイムに同期させなくても半導体チップ60をフィルムキャリアテープに搭載できるようにしている。

バッファ領域52は、フィルムキャリアテープを自重により垂らした形態となってるので、その最下部は自重により屈曲が生じ、フィルムキャリアテープに曲げ応力が加わることとなる。しかしフィルムキャリアテープにはスリットが設けられる領域が存在し、この領域の屈曲抵抗が小さくなっているので、この部分に曲げ応力が集中し、スリットが設けられる領域を頂点としてフィルムキャリアテープは多角形状に屈曲する。このためスリットが設けられる領域に挟まれる部分、すなわちアウターリードホール38が形成される範囲には、屈曲による曲げ応力が集中することがない。このためアウターリードホール38に形成されるアウターリードに曲げ応力集中によるストレスがかかり、アウターリードにクラックや断線が生じるのを防止することができる。

さらにスリット(低屈曲抵抗部40)が形成される範囲に応力を集中させることから、打ち抜き領域(第1領域44)に曲げ応力が集中することがない。このためアウターリードばかりでなく、打ち抜き領域の内側に形成される入力側のインナーリード28および出力側のインナーリード26などに変形等が生じるおそれがなく、もってインナーリードと半導体チップとの位置合わせを確実に行わせることができる。

なお本実施の形態においては、半導体チップをフィルムキャリアテープに搭載する

箇所にて説明を行ったが、この箇所に限定されることもなく、フィルムキャリアテープに曲げ応力が加わる他の箇所におけるバッファ領域52についても同様の効果が得られる。

本実施例に係るフィルムキャリアテープの製造方法では、可撓性を有した長尺基板（ベース基板10）の長手方向に沿って打ち抜き領域（第1領域44）を連続して設定した後、打ち抜き領域間の屈曲抵抗が、打ち抜き領域の屈曲抵抗より小さくなるよう打ち抜き領域の間に折れ曲がり部を形成する。本実施例に係るフィルムキャリアテープの製造方法によれば、打ち抜き領域の間を積極的に折れ曲がり易くしているため、フィルムキャリアテープが屈曲しようとした場合、折れ曲がり部に曲げ応力が集中し、フィルムキャリアテープは折れ曲がり部を角とした多角形の形状となり、打ち抜き領域に曲げ応力が集中するのを防止することができる。

なお折れ曲がり部は、長尺基板の屈曲抵抗を低減させるものであれば何でもよく、具其他的には長尺基板の横断方向（幅方向）に形成されるスリットや、長尺基板の横断方向に入れられた切れ込みや、長尺基板の厚みを薄くするようにしてもよい。

また本実施例に係るフィルムキャリアテープの製造方法では、可撓性を有した長尺基板（ベース基板10）の長手方向に沿って打ち抜き領域（第1領域44）を連続して設定し、これら打ち抜き領域内にデバイスホール14と共に隣り合うアウターリードホール38とを形成した後、端部をデバイスホール14より突出させ、他端部側がアウターリードホール38を跨ぐ配線パターン20を形成する。配線パターン20を形成する前に、打ち抜き領域の間にスリットを形成する。これによって、長尺基板における打ち抜き領域間の屈曲抵抗が、配線パターン20が跨がれたアウターリードホール38の形成領域の屈曲抵抗より小さくなる。フィルムキャリアテープ自体を屈曲させる場合、その曲げ応力が打ち抜き領域の間、すなわちスリット形成領域に集中するので、アウターリードホール38の形成領域に曲げ応力が集中することがなく、もってアウターリードにストレスが加わるのを防止することができる。またスリットは配線パターン20が形成される前の工程で形成されることから、配線パターン20は形成当初からストレスが加わるのを防止することができる。

本実施例に係るフィルムキャリアテープは、可撓性を有した長尺基板（ベース基板

10)と、この長尺基板に沿って連続して設定される打ち抜き領域と、打ち抜き領域の間に形成される折れ曲がり部とを有する。打ち抜き領域の屈曲抵抗より、打ち抜き領域の間の屈曲抵抗が小さくなっている。本実施例に係るフィルムキャリアアテープによれば、折れ曲がり部により打ち抜き領域の間の屈曲抵抗が小さくなり、フィルムキャリアアテープを屈曲させようとした場合、曲げ応力は折れ曲がり部に集中するので、打ち抜き領域には曲げ応力が集中せず、打ち抜き領域の屈曲の度合いを低減させることができる。

本実施例に係るフィルムキャリアアテープは、可撓性を有した長尺基板（ベース基板10）を有する。長尺基板に沿って連続して打ち抜き領域が形成され、この打ち抜き領域内にデバイスホール14が形成されている。打ち抜き領域内には、デバイスホール14に隣り合うアウターリードホール38と、デバイスホール14より端部が突出されるとともに他端部側がアウターリードホール38を跨ぐ配線パターン20と、が形成されている。打ち抜き領域の間には、スリットが打ち抜き形成されている。配線パターン20が跨いでいるアウターリードホール38の形成領域の屈曲抵抗より、打ち抜き領域の間の屈曲抵抗が小さくなっている。本実施例に係るフィルムキャリアアテープによれば、フィルムキャリアアテープを屈曲させようとすると曲げ応力が全体に加わるが、ここでスリットが形成された打ち抜き領域の間が最も屈曲抵抗の弱い箇所になっているので、この部分に曲げ応力が集中し、フィルムキャリアアテープは多角形状になる。すなわちアウターリードホール38には屈曲による曲げ応力が集中することなく、アウターリードホール38を跨ぐアウターリードにストレスが加わることがない。このためアウターリードにクラックや断線が生じるのを防止することができる。

本実施例に係るフィルムキャリアアテープでは、長尺基板（ベース基板10）の幅方向におけるスリットが占有する比率が、長尺基板の幅方向におけるアウターリードホール38が占有する比率より高くなるようにスリットが形成されている。本実施例に係るフィルムキャリアアテープによれば、基板を構成する材料の残存量が、スリットが形成される領域で最も小さくなるので、他のアウターリードホール38が形成される領域よりも、屈曲抵抗を小さくすることができる。

請求の範囲

1. 長尺状のベース基板と、

前記ベース基板に形成された配線パターンと、
を有し、

前記ベース基板は、所定の配線パターンが形成されるとともに前記ベース基板から
切り離された際に個片化される第1領域と、前記ベース基板の長手方向で前記第1領域
の隣に位置する第2領域と、を有し、

前記第2領域における前記ベース基板の幅方向の中央部を除く領域には、前記第1
領域よりも前記ベース基板の長手軸を曲げる方向に曲がりやすくするための低屈曲
抵抗部が形成されてなる可撓性配線基板。

2. 請求項1記載の可撓性配線基板において、

前記低屈曲抵抗部は、貫通穴、切れ目及び薄肉部のいずれかである可撓性配線基板。

3. 請求項1記載の可撓性配線基板において、

前記第1領域と、前記第2領域における前記ベース基板の幅方向の中央部と、に高
屈曲抵抗部が形成され、

前記高屈曲抵抗部は、前記第2領域における前記ベース基板の幅方向の中央部を除
く領域を避けて形成され、

前記高屈曲抵抗部が避けた前記領域が、相対的に、前記低屈曲抵抗部となる可撓性
配線基板。

4. 請求項1記載の可撓性配線基板において、

前記ベース基板は、前記第1領域にホールが形成されてなり、

前記配線パターンの一部は、前記ホール内に位置する可撓性配線基板。

5. 請求項4記載の可撓性配線基板において、

前記第2領域は、前記ホールが形成されたことで曲がりやすくなつた前記第1領域
よりも曲がりやすく形成されてなる可撓性配線基板。

6. 請求項1記載の可撓性配線基板において、

前記第2領域には、複数の前記低屈曲抵抗部が、前記ベース基板の幅方向に一直線

に並んで形成されてなる可撓性配線基板。

7. 請求項 6 記載の可撓性配線基板において、

前記複数の低屈曲抵抗部は、前記ベース基板の幅方向の中央を基準にして両方の端部側に、対称に配置されてなる可撓性配線基板。

8. 請求項 6 記載の可撓性配線基板において、

前記複数の低屈曲抵抗部は、前記ベース基板の幅方向の中央を基準にして両方の端部側に、非対称に配置されてなる可撓性配線基板。

9. 請求項 8 記載の可撓性配線基板において、

前記配線パターンは、前記ベース基板の幅方向の中央を基準にして、いずれかの端部側に偏って形成されてなる可撓性配線基板。

10. 請求項 1 記載の可撓性配線基板と、

前記ベース基板の前記配線パターンに、電気的に接続された半導体チップと、
を有するテープ状半導体装置。

11. 請求項 8 記載の可撓性配線基板と、

前記ベース基板の幅方向の中央を基準にして、いずれかの端部側に偏って搭載され、
前記配線パターンに電気的に接続された半導体チップと、
を有するテープ状半導体装置。

12. 請求項 9 記載の可撓性配線基板と、

前記ベース基板の幅方向の中央を基準にして、いずれかの端部側に偏って搭載され、
前記配線パターンに電気的に接続された半導体チップと、
を有するテープ状半導体装置。

13. 請求項 10 記載のテープ状半導体装置の前記ベース基板を、前記半導体チップ
を囲む輪郭で打ち抜いた形状をなす半導体装置。

14. 請求項 11 記載のテープ状半導体装置の前記ベース基板を、前記半導体チップ
を囲む輪郭で打ち抜いた形状をなす半導体装置。

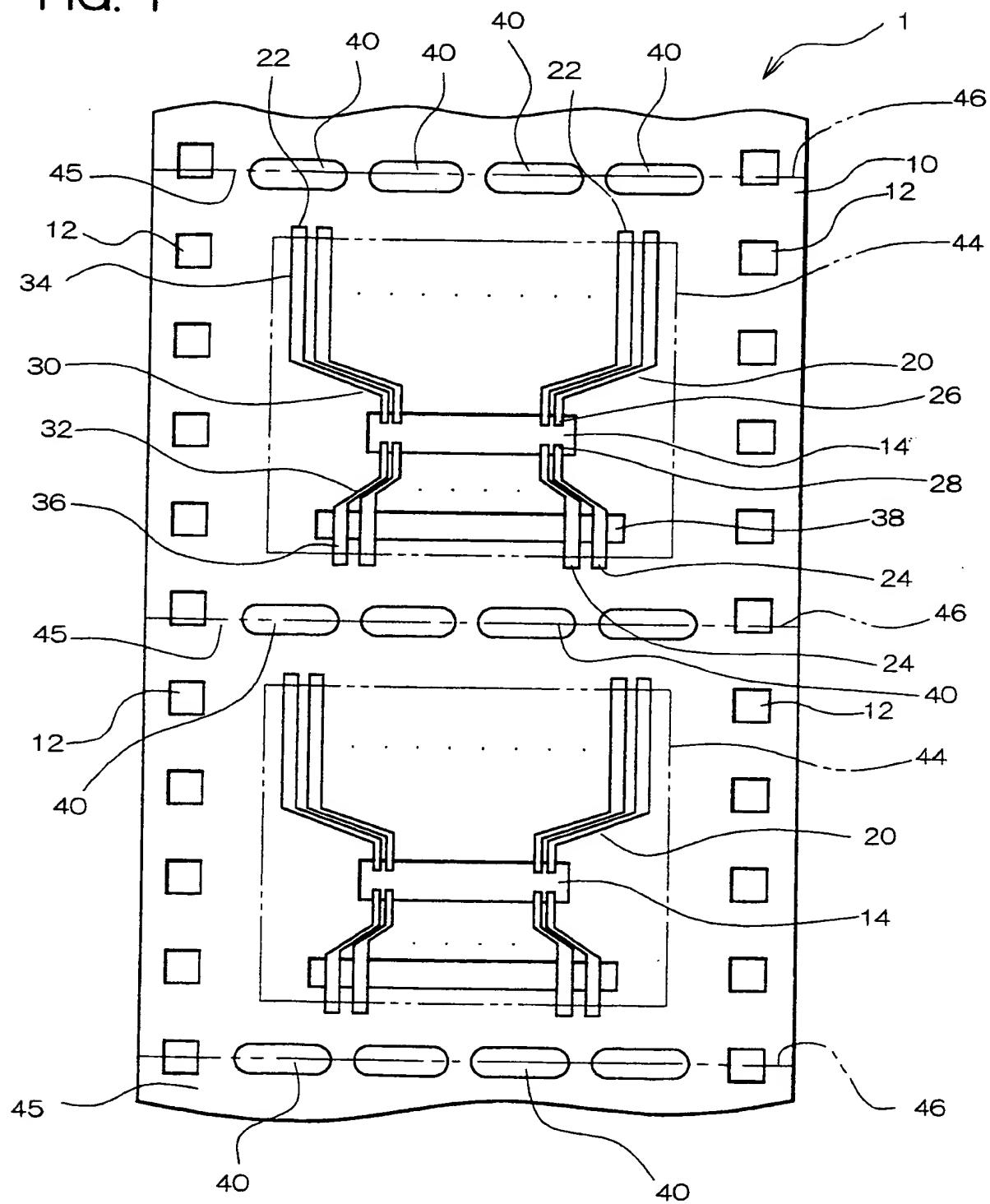
15. 請求項 12 記載のテープ状半導体装置の前記ベース基板を、前記半導体チップ
を囲む輪郭で打ち抜いた形状をなす半導体装置。

16. 請求項 13 記載の半導体装置が電気的に接続された回路基板。

- 1 7 . 請求項 1 4 記載の半導体装置が電気的に接続された回路基板。
- 1 8 . 請求項 1 5 記載の半導体装置が電気的に接続された回路基板。
- 1 9 . 請求項 1 3 記載の半導体装置を有する電子機器。
- 2 0 . 請求項 1 4 記載の半導体装置を有する電子機器。
- 2 1 . 請求項 1 5 記載の半導体装置を有する電子機器。
- 2 2 . 請求項 1 から請求項 9 のいずれかに記載の可撓性配線基板をリールに巻き取つて用意し、前記リールから前記可撓性配線基板を引き出して行う工程を含む半導体装置の製造方法。
- 2 3 . 請求項 1 から請求項 9 のいずれかに記載の可撓性配線基板と、前記可撓性配線基板の前記配線パターンに電気的に接続された半導体チップと、を有するテープ状半導体装置をリールに巻き取つて用意し、前記リールから前記テープ状半導体装置を引き出して行う工程を含む半導体装置の製造方法。
- 2 4 . 請求項 2 3 記載の半導体装置の製造方法において、
前記リールから前記テープ状半導体装置を引き出して行う前記工程で、前記可撓性配線基板を、前記第 1 領域で打ち抜く半導体装置の製造方法。

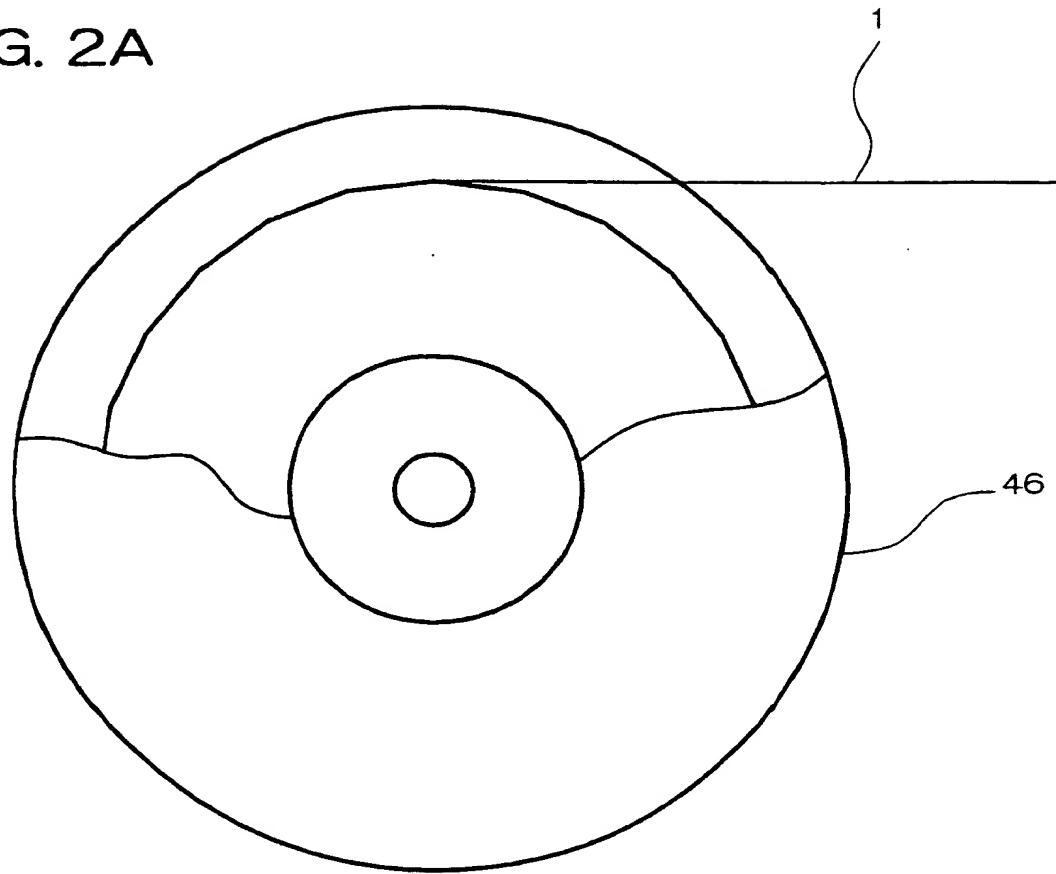
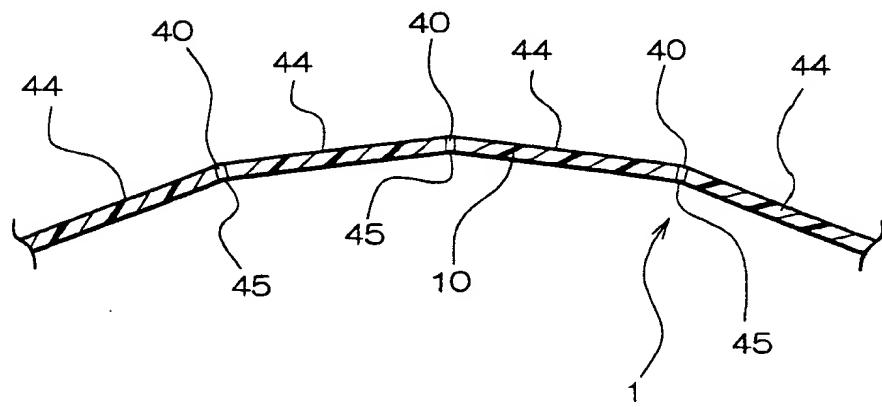
1 / 8

FIG. 1



THIS PAGE BLANK (USPTO)

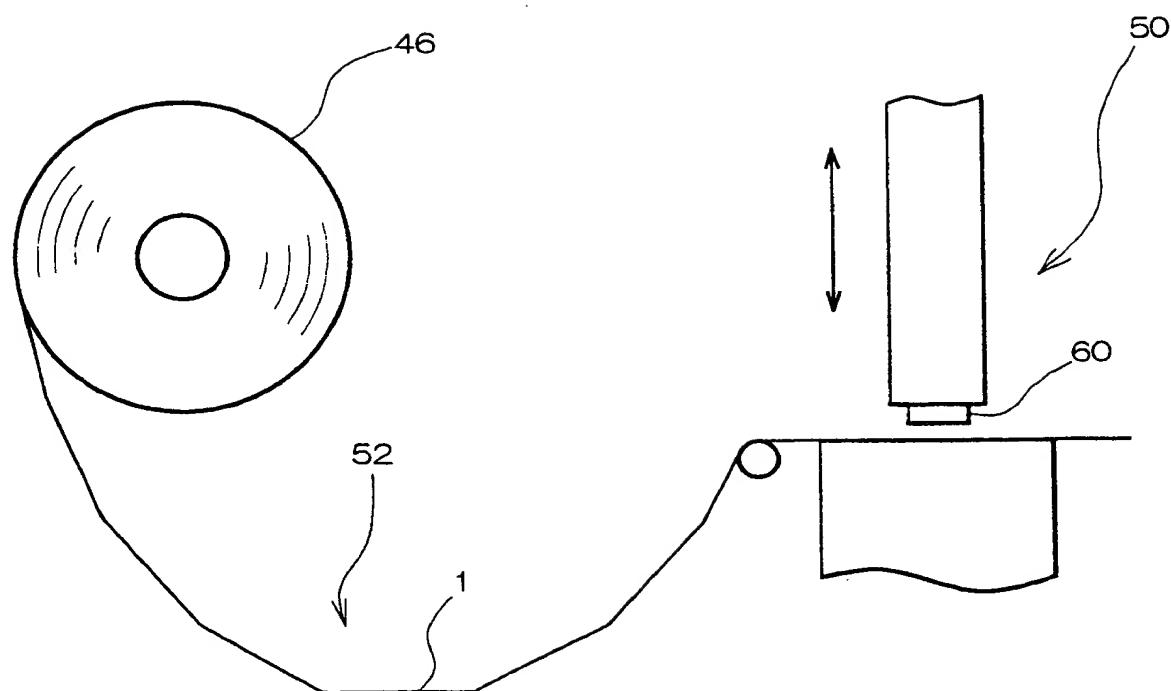
2 / 8

FIG. 2A**FIG. 2B**

THIS PAGE BLANK (USPTO)

3 / 8

FIG. 3



THIS PAGE BLANK (USPTO)

4 / 8

FIG. 4

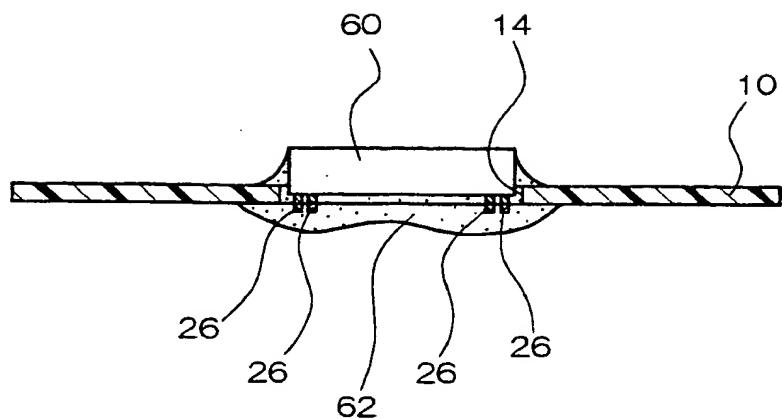
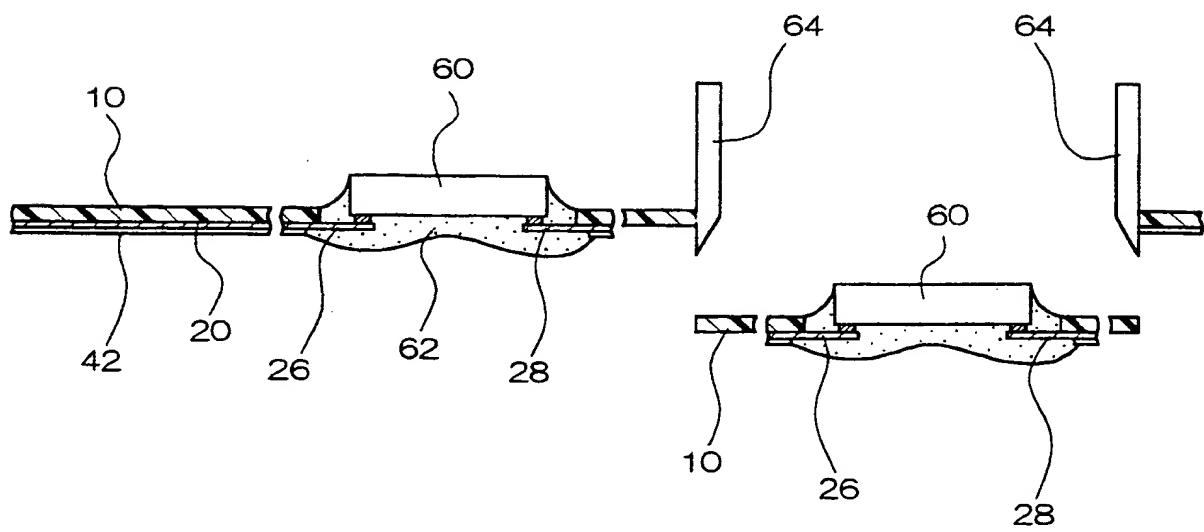
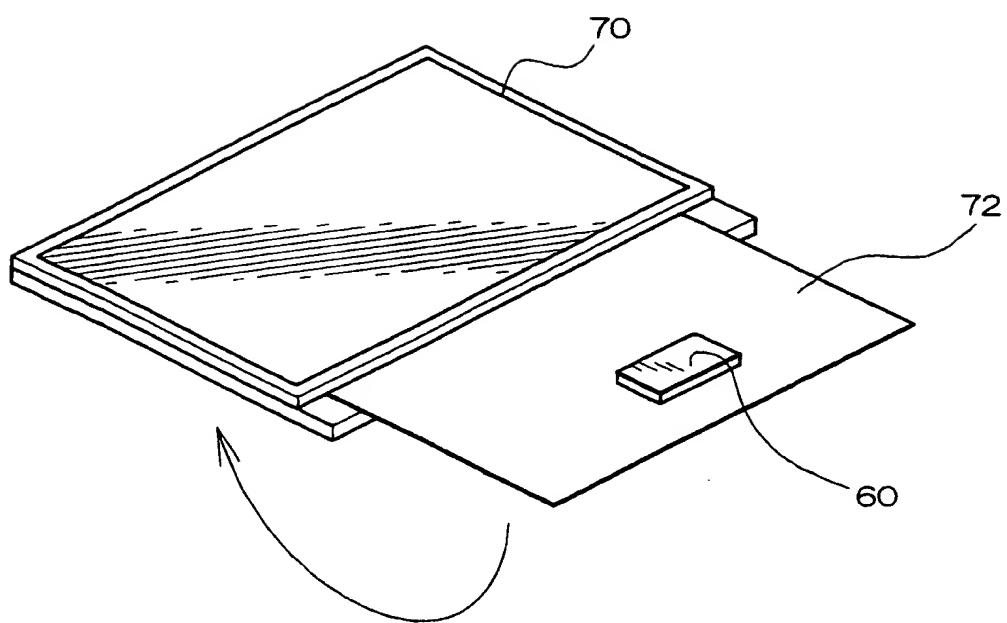


FIG. 5



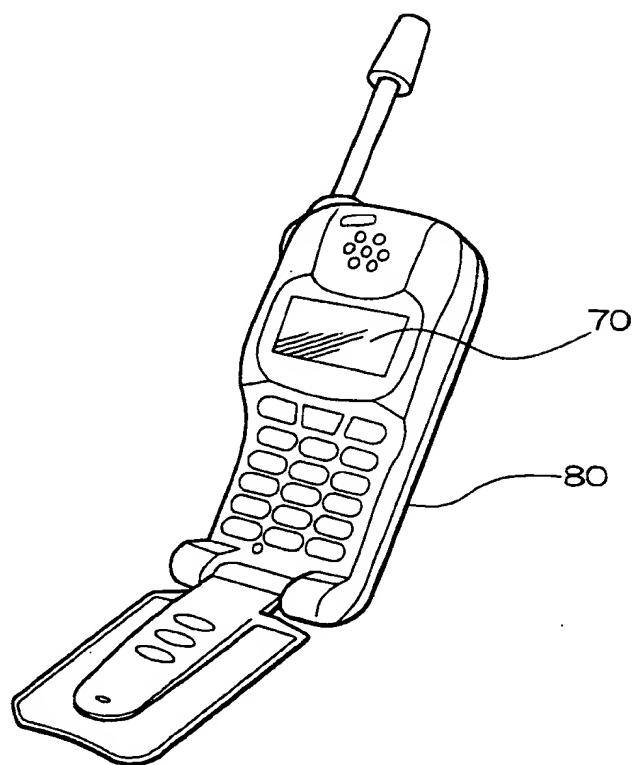
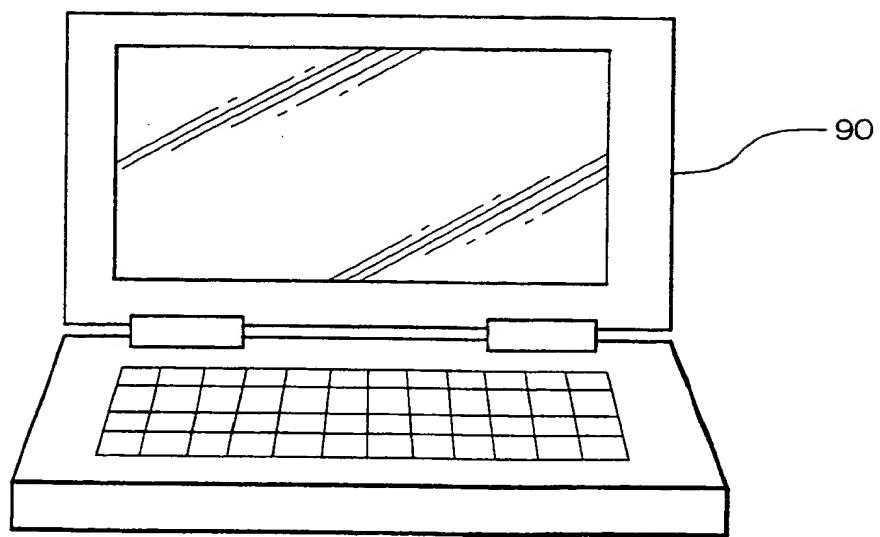
THIS PAGE BLANK (USPTO)

5 / 8

FIG. 6

THIS PAGE BLANK (USPTO)

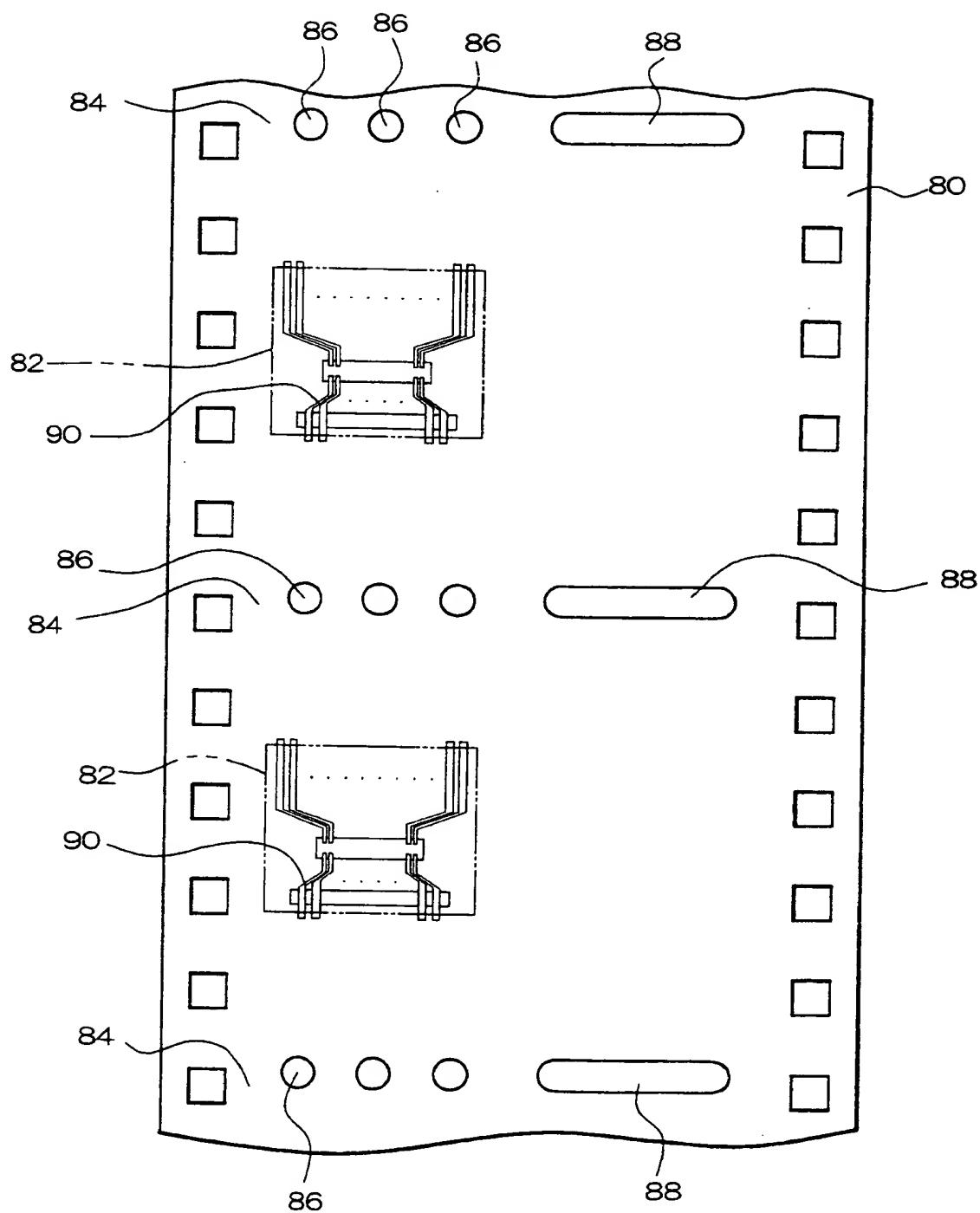
6 / 8

FIG. 7**FIG. 8**

THIS PAGE BLANK (USPTO)

7 / 8

FIG. 9



THIS PAGE BLANK (USPTO)

8 / 8

FIG. 10A

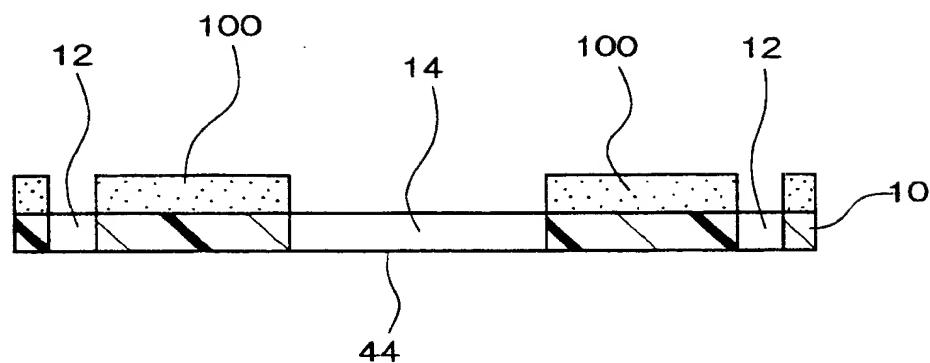
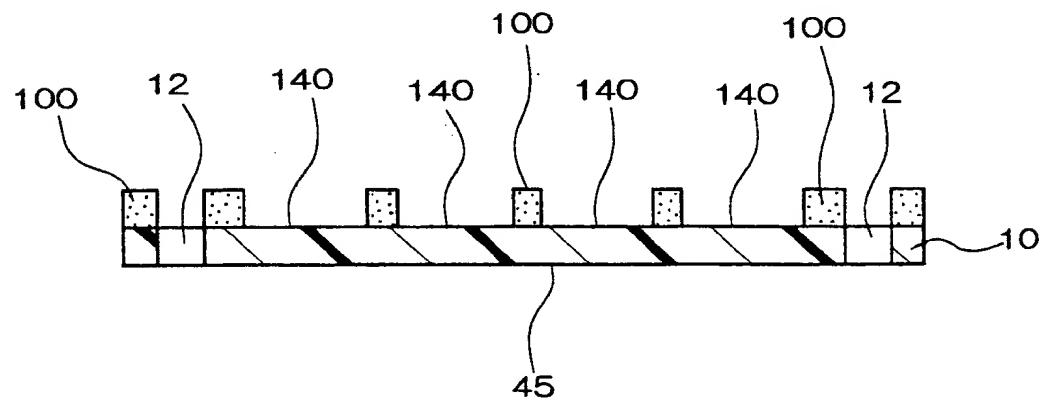


FIG. 10B



THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01388

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L 21/60, 311

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L 21/60, 311

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 5-121486, A (NEC Kansai, Ltd.) 18 May, 1993 (18.05.93), claims; Par.Nos. [0010] - [0013]; Figs. 1-8 (Family: none)	1-7, 10, 13, 16, 19, 22-24
Y		8, 9, 11, 12, 14, 15, 17, 18, 20, 21, 22-24
Y	JP, 4-162440, A (SEIKO EPSON CORPORATION) 5 June, 1992 (05.06.92), claims, page 2, upper right column, lines 7-16; Figs. 1-6 (Family: none)	8, 9, 11, 12, 14, 15, 17, 18, 20, 22-24

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
1 June 2000 (01.06.00)Date of mailing of the international search report
13.06.00Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. cl' H01L 21/60, 311

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. cl' H01L 21/60, 311

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 5-121486, A (関西日本電気株式会社) 18. 5月. 1993 (18. 05. 93) 特許請求の範囲、段落 [0010] - [0013], 図1-8 (ファミリーなし)	1-7, 10, 13, 16, 19, 22-24
Y		8, 9, 11, 12, 14, 15, 17, 18, 20, 21, 22-24
Y	JP, 4-162440, A (セイコーエプソン株式会社) 5. 6月. 1992 (05. 06. 92) 特許請求の範囲、 第2頁、右上欄、第7-16行目、第1-6図 (ファミリーなし)	8, 9, 11, 12, 14, 15, 17, 18, 20, 22-24

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

01. 06. 00

国際調査報告の発送日

13.06.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

市川裕司

4R 7128

電話番号 03-3581-1101 内線 3425

THIS PAGE BLANK (USPTO)